

(11)Publication number : 2001-185752
(43)Date of publication of application : 06.07.2001

(72)Inventor : ISHII YUZO
ANDO YASUHIRO
KOIKE SHINJI
ARAI YOSHIMITSU

Figure 1 is a schematic diagram of a mechanical device, likely a pump or engine component. The diagram shows a cross-section of a cylinder with a piston, a crankshaft, and a connecting rod. The piston is labeled 1, the connecting rod is 2, and the crankshaft is 3. The cylinder is labeled 4. The piston has a ring labeled 5. The connecting rod has a pin labeled 6. The crankshaft has a pin labeled 7. The cylinder has a head labeled 8. The piston has a head labeled 9. The connecting rod has a head labeled 10. The crankshaft has a head labeled 11. The cylinder has a head labeled 12. The piston has a head labeled 13. The connecting rod has a head labeled 14. The crankshaft has a head labeled 15. The cylinder has a head labeled 16. The piston has a head labeled 17. The connecting rod has a head labeled 18. The crankshaft has a head labeled 19. The cylinder has a head labeled 20. The piston has a head labeled 21. The connecting rod has a head labeled 22. The crankshaft has a head labeled 23. The cylinder has a head labeled 24. The piston has a head labeled 25. The connecting rod has a head labeled 26. The crankshaft has a head labeled 27. The cylinder has a head labeled 28. The piston has a head labeled 29. The connecting rod has a head labeled 30. The crankshaft has a head labeled 31.

06.07.2004

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] the connection which connects electrically to this semiconductor integrated circuit a semiconductor integrated circuit, the field light emitting device array which was made to carry out the two-dimensional array of the field light emitting device, and constituted it, the field photo detector array which was made to carry out the two-dimensional array of the field photo detector, and constituted it, and this field light emitting device and this field photo detector into one package -- the semiconductor device characterized by having a conductor.

[Claim 2] The lightwave-signal I/O device with which it is the lightwave-signal I/O device equipped with the substrate which prepared electric wiring, the input-side multilayer optical waveguide which draws an input lightwave signal, and the output side multilayer optical waveguide which draws an output lightwave signal, and the semiconductor device according to claim 1 electrically connected with this electric wiring at least, and this input-side multilayer optical waveguide combines with said field photo detector array optically, and this output-side multilayer optical waveguide is characterized by to have the configuration optically combined with said field light emitting device array.

[Claim 3] The lightwave signal I/O device according to claim 2 characterized by having the reflector where the edge of said input-side multilayer optical waveguide turns input signal light in the direction of said field photo detector, and turns it, and having the reflector where the edge of said output side multilayer optical waveguide turns the output signal light which said field light emitting device emits in the direction of a guided wave of this output side multilayer optical waveguide, and turns it.

[Claim 4] The lightwave signal I/O device according to claim 2 or 3 characterized by coming to carry out the laminating of the optical waveguide sheet with which said input-side multilayer optical waveguide or said output side multilayer optical waveguide comes to carry out the laminating of the optical waveguide sheet which has two or more optical waveguides, or has two or more optical fibers.

[Claim 5] The lightwave signal I/O device according to claim 2, 3, or 4 characterized by having a micro lens in the optical path of said input signal light which results in said field photo detector from the inside of the optical path of said output signal light from said field light emitting device to said output side multilayer optical waveguide, or said input-side multilayer optical waveguide.

[Claim 6] The lightwave signal I/O device according to claim 5 characterized by defining the focal distance and diameter of said micro lens according to the optical path length who results in the core of said output side multilayer optical waveguide corresponding to this micro lens, or said input-side optical waveguide from this micro lens.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the semiconductor device, the semiconductor device which enables processing of many lightwave signals especially about the lightwave signal I/O device using it, and the lightwave signal I/O device using it which are used in an optical-communication technique.

[0002]

[Description of the Prior Art] In the optical-communication technique, after receiving a lightwave signal and processing waveform shaping, magnification, etc., the repeater which has the function resent as a lightwave signal is used. The lightwave signal I/O device which receives and sends a lightwave signal in an optical-communication technique including such an example is indispensable.

[0003] Drawing 4 shows the conventional example of invention of such a lightwave signal I/O device (it indicates by Japanese Patent Application No. No. 138605 [11 to]). A perspective view shows a lightwave signal I/O device typically among drawing.

[0004] This Prior art forms the solder bump 56 who makes possible electrical installation of LSI chip 51 which builds in a semiconductor integrated circuit, and the electric wiring 58 on a printed circuit board 55, as shown in drawing 4 . moreover, the field light emitting device array 52 which was made to carry out the one-dimensional array of the field light emitting device, and constituted it (namely, a single tier - - arranging), and the field photo detector array 53 which was made to arrange a field photo detector similarly and constituted it are connected to LSI chip 51 by the electrical connecting means of solder bump 57 grade, and the semiconductor device which has the I/O function of a lightwave signal is constituted. In such a lightwave signal I/O device, between the field light emitting device array 52 and the field photo detector array 53, and the optical waveguides 54 prepared on the printed circuit board 55 is optically combined so that an exchange of a lightwave signal may be attained. Thus, the lightwave signal I/O device which has not only the I / O unit of an electric signal but the I / O unit of a lightwave signal is constituted.

[0005] It is packed by the technique called the chip-size package (CSP:Chip Size Package) which can be stored in the package of the magnitude as LSI chip 51 with almost same LSI chip 51, field light emitting device array 52, and field photo detector array 53, and the semiconductor device which has the I/O function of a lightwave signal is constituted. Especially CSP structure is the high package structure of need in a high-end machine machine, a communication device, etc. with which small high density assembly is demanded.

[0006] Although the electrical installation of LSI chip 51 and the electric wiring 58 on a printed circuit board 55 is made by the solder bump 56, I/O of many electric signals can be enabled by stationing the solder bump 56 in field in the shape of a 2-dimensional array on a package inferior surface of tongue, with a small package configuration maintained. Such a package is called a ball grid array (BGA:Ball Grid Array) package. Moreover, when there is few I/O of an electrical signal, the KUADDO flat package (QFP:Quad Flat Package) structure of having the electric terminal of the letter of a lead can

produce around a package by low cost, and is convenient for it. A point with possible BGA package structure and QFP structure also being carried by the surface mount technology on a printed circuit board, and both, carrying out an assembly to low cost is the common description. Especially, in the case of BGA package structure, since it is connection by the solder bump, it can position with high precision according to the self aryne effectiveness of the fused solder, and has been the unique description which this surface mount technology has [this].

[0007]

[Problem(s) to be Solved by the Invention] In the above-mentioned Prior art, the light corpuscle child (the field light emitting device in the field light emitting device array 52 and field photo detector in the field photo detector array 53) who outputs and inputs a lightwave signal was stationed by the periphery of a semiconductor integrated circuit in the shape of a single dimension array (namely, single tier), and optical I/O of this semiconductor device was a luminescence and light-receiving side, and was a single dimension array respectively. Therefore, in order to increase the number of lightwave signals, each array must be lengthened to a longitudinal direction, as a result package size will become large. This means not harnessing the merit of BGA package structure (or CSP structure) which can realize a miniaturization easily harder [which can output and input a signal in field to a printed circuit board 55].

[0008] Thus, in the above-mentioned example of a Prior art, the semiconductor device which has the I / O unit of a lightwave signal could perform only single dimension array-like I/O [signal], in order to be the increment in the number of lightwave signals, it came die length of one side of a package size, and did not obtain a kink colander, but had the problem that the configuration of a compact package could not be maintained.

[0009] In addition to electrical signal I/O, the place which this invention is made in view of the above situations, and is made into the purpose constitutes the semiconductor device of the high performance which can also perform I/O of many lightwave signals, maintaining the gestalt of a chip-size package, even if the number of lightwave signals increased, and is to offer the lightwave signal I/O device of high performance using the semiconductor device.

[0010]

[Means for Solving the Problem] the connection which connects electrically to this semiconductor integrated circuit the field light emitting device array which was made to carry out the two-dimensional array of the field light emitting device to a semiconductor integrated circuit, and was constituted in one package as this invention was indicated to claim 1, in order to attain the purpose of above-mentioned this invention, the field photo detector array which was made to carry out the two-dimensional array of the field photo detector, and constituted it, and this field light emitting device and this field photo detector -- the semiconductor device characterized by to have a conductor constitutes.

[0011] Moreover, the input-side multilayer optical waveguide which draws an input lightwave signal with electric wiring as this invention was indicated to claim 2, It is the lightwave signal I/O device equipped with the substrate which prepared the output side multilayer optical waveguide which draws an output lightwave signal, and the semiconductor device according to claim 1 electrically connected with this electric wiring at least. This input-side multilayer optical waveguide combines with said field photo detector array optically, and constitutes the lightwave signal I/O device characterized by this output side multilayer optical waveguide having the configuration optically combined with said field light emitting device array.

[0012] Moreover, this invention constitutes the lightwave signal I/O device according to claim 2 characterized by having the reflector where the edge of said input-side multilayer optical waveguide turns input signal light in the direction of said field photo detector, and turns it, and having the reflector where the edge of said output side multilayer optical waveguide turns the output signal light which said field light emitting device emits in the direction of a guided wave of this output side multilayer optical waveguide, and turns it, as indicated to claim 3.

[0013] Moreover, as this invention was indicated to claim 4, said input-side multilayer optical waveguide or said output side multilayer optical waveguide constitutes the lightwave signal I/O device

according to claim 2 or 3 characterized by coming to carry out the laminating of the optical waveguide sheet which comes to carry out the laminating of the optical waveguide sheet which has two or more optical waveguides, or has two or more optical fibers.

[0014] Moreover, this invention constitutes the lightwave signal I/O device according to claim 2, 3, or 4 characterized by having a micro lens in the optical path of said input signal light which results in said field photo detector from inside of the optical path of said output signal light from said field light emitting device to said output side multilayer optical waveguide, or said input-side multilayer optical waveguide, as indicated to claim 5.

[0015] Moreover, this invention constitutes the lightwave signal I/O device according to claim 5 characterized by defining the focal distance and diameter of said micro lens according to the optical path length who results in the core of said output side multilayer optical waveguide corresponding to this micro lens, or said input-side optical waveguide from this micro lens, as indicated to claim 6.

[0016] In the semiconductor device concerning this invention, and the lightwave signal I/O device using it, since I/O of the lightwave signal of a large number by the field light emitting device and field photo detector which were arranged in the shape of a 2-dimensional array (array) also becomes possible in addition to I/O of an electrical signal, the lightwave signal I/O device excellent in the engine performance which has the I / O unit of many lightwave signals can be offered by operation of this invention, with chip-size package structure maintained.

[0017]

[Embodiment of the Invention] Drawing 1 - drawing 3 are used for below, the gestalt of operation of this invention is illustrated to it, and it explains to it further at a detail.

[0018] [Gestalt of the 1st operation] Drawing 1 is drawing showing the structure of the lightwave signal I/O device in the gestalt of operation of the 1st of this invention.

[0019] In the gestalt of this operation, LSI chip 11 which has a semiconductor integrated circuit, field light emitting device array 12a which was made to carry out the two-dimensional array of the field light emitting device, and constituted it, and field photo detector array 12b which was made to carry out the two-dimensional array of the field photo detector, and constituted it are contained in the package of the appearance size of larger extent a little than LSI chip 11, and the semiconductor device which has the I/O function of a lightwave signal is constituted. The package is mounted in a printed circuit board 20 (an MCM substrate is included) through the solder bump 15, and forms the TBGA (Tape Ball GridArray) package structure 10.

[0020] In field light emitting device array 12a and field photo detector array 12b, the field light emitting device or the field photo detector is carrying out the two-dimensional array (in drawing 1 , two or more plurality arranges in the depth direction to a longitudinal direction), respectively. Thus, in this invention, since the light corpuscle child who did the two-dimensional array is used, compared with the conventional technique using the light corpuscle child who did the one-dimensional array, the number of lightwave signals in which radial transfer is possible can be enlarged by leaps and bounds. Field light emitting device array 12a and field photo detector array 12b are being fixed by the solder bump 13 on LSI chip 11 so that each optical I/O side 12c (a sign "12c" shows only the optical output side of field light emitting device array 12a) may turn to a printed circuit board 20 side. Moreover, the field light emitting device of field light emitting device array 12a and the field photo detector of field photo detector array 12b are electrically connected with the semiconductor integrated circuit of LSI chip 11 by it through the solder bump 13. namely, the connection whose solder bump 13 connects electrically the field light emitting device of field light emitting device array 12a, and the field photo detector of field photo detector array 12b to this semiconductor integrated circuit -- it is a conductor.

[0021] Furthermore, LSI chip 11 is connected to tape-like carrier 14a electrically and structurally. Electric wiring layer 14c is formed in tape career 14a, and it is developed so that it may become a terminal pitch suitable for electrical connection with a printed circuit board 20. The member (it sets in the gestalt of this operation and they are tape career 14a, electric wiring layer 14c, and 14d of reinforcing materials and heat spreading device 14e) of LSI chip 11 and a printed circuit board 20 which intervenes between connection is called INTAPOZA as a whole, and this INTAPOZA absorbs the

difference in the coefficient of thermal expansion between members other than pitch expansion, or achieves the role rate of protecting a chip. The solder bump 15 is formed in the electric wiring edge on tape career 14a by which pitch expansion was carried out, and it connects with the electrode pad 19 on a printed circuit board 20 with a surface mount technology. Since it has connected with the electric wiring on a printed circuit board 20 (not shown) electrically, by this, the semiconductor integrated circuit in LSI chip 11 connects with this electric wiring electrically, actuation of the electrode pad 19 is attained, and it becomes possible also for the field light emitting device and field photo detector which have connected with that semiconductor integrated circuit electrically to function it. Moreover, it is fixed to heat spreading device 14e through 14d of reinforcing materials, and tape career 14a is raising heat dissipation nature and handling nature.

[0022] On the other hand, the closure of LSI chip 11, field light emitting device array 12a, and the field photo detector array 12b is carried out by transparent transparenance resin 16 to use light for each surface protection, and its optical I/O side 17 (front face of transparenance resin 16) is parallel to LSI chip 11. And corresponding to each component location, micro-lens 18a by the side of a package is formed in the intersection with the I/O optical path of field light emitting device array 12a and field photo detector array 12b on the front face of this transparenance resin 16 in the shape of a 2-dimensional array. After the resin seal by transparenance resin 16 is made, this micro-lens 18a trickles ultraviolet curing mold resin liquid into the front face of transparenance resin 16, while it had made the spherical surface which appears with the surface tension of that liquid hold, hardens resin, and is easily formed by considering as a lens etc. Moreover, when mold performs the resin seal by transparenance resin 16, even if it forms the depression of a micro-lens configuration in the mold beforehand, it is formed easily. Furthermore, it is also possible to fix to opening of the center of tape career 14a a micro-lens array like a monotonous micro-lens array formed on the glass substrate, and to realize.

[0023] Moreover, respectively the output-signal light of the shape of a 2-dimensional array from field light emitting device array 12a is collimated by micro-lens 18a by the side of a package (parallel Guanghua), serves as a narrow beam (collimation light 31b), and goes to a printed circuit board 20 side.

[0024] On the printed circuit board 20, the multilayer optical waveguide (output side multilayer optical waveguide 21a and input-side multilayer optical waveguide 21b) which has the optical waveguide which can respond to 1 to 1 at 2-dimensional array-like output signal light and input signal light is prepared. Such multilayer optical waveguides carry out the laminating of the monolayer which has two or more optical waveguides, and are constituted. The multilayer optical waveguide edge 22 is processed into the plane which has the include angle of 45 degrees to the direction of a guided wave, turns a beam 90 degrees about as a reflective mirror which made the metal membrane etc. adhere to a total reflection mirror: TIR (Total Internal Reflection) mirror or an end face, and achieves the role rate which introduces into optical waveguide the output signal light which the light emitting device emitted, and the role rate which turns the input signal light which has spread optical waveguide in the direction of a photo detector. That is, it has the reflector where the edge of input-side multilayer optical waveguide 21b turns input signal light in the direction of field photo detector array 12b, and turns it in this case, and has the reflector where the edge of output side multilayer optical waveguide 21a turns the output signal light which field light emitting device array 12a emits in the direction of a guided wave of output side multilayer optical waveguide 21a, and turns it. Thus, input-side multilayer optical waveguide 21b combined with field photo detector array 12b optically, and output side multilayer optical waveguide 21a has combined with field light emitting device array 12a optically.

[0025] In addition, even if this multilayer optical waveguide (21a or 21b) was not directly formed on the printed circuit board 20, it is not cared about. For example, the multilayer optical waveguide which comes to carry out the laminating of the optical waveguide sheet (for example, film-like polymer optical waveguide) which has two or more optical waveguides, and the optical waveguide sheet which has two or more optical fibers is pasted up or fixed to a printed circuit board 20, and it is good also as multilayer optical waveguide (21a or 21b). In order to produce the multilayer optical waveguide which comes to carry out the laminating of the optical waveguide sheet which has two or more optical fibers, between the sheets of two sheets, on both sides of the optical fiber which carried out the distribution line, it

considers as an optical waveguide sheet, the laminating of it is carried out further, it unifies with adhesives etc., and the edge can be easily produced by carrying out mirror processing 45 degrees like the above-mentioned optical waveguide. When the optical wire length on a substrate is long, or when attenuation of optical waveguide poses a problem, the connection method using an optical fiber becomes dominance.

[0026] Moreover, as shown in the a section detail drawing in drawing 1 , corresponding to each lightwave signal channel (path of a signal), micro-lens 18b is formed in the optical incidence part of output side multilayer optical waveguide 21a in the shape of a 2-dimensional array. Thereby, by micro-lens 18a, beam 31a which carried out outgoing radiation from field light emitting device array 12a within the package structure 10 is set to collimate light 31b, continues, by micro-lens 18b, is set to convergence light 31c, and carries out incidence to core 23a. The diameter of the beam between micro-lens 18a and micro-lens 18b (collimate light 31b) can be enlarged, and it becomes possible to obtain a big tolerance (tolerance) to the location gap at the time of mounting package structure 10 in a printed circuit board 20.

[0027] In the above-mentioned explanation, although output signal light was described, the same configuration is mainly used also to input signal light. That is, in the multilayer optical waveguide edge 22, it turns about the input signal light which has spread input-side multilayer optical waveguide 21b 90 degrees, it follows an optical path contrary to the above-mentioned output signal light, it carries out incidence to the field photo detector of field photo detector array 12b, and it is changed into an electrical signal.

[0028] As explained above, the lightwave signal I/O device in the gestalt of this operation The input lightwave signal which input-side multilayer optical waveguide 21b draws is changed into an input electrical signal by the field photo detector of field photo detector array 12b. Input it into the semiconductor integrated circuit in LSI chip 11, and the output electrical signal which this semiconductor integrated circuit outputs is changed into an output lightwave signal by the field light emitting device of field light emitting device array 12a. It is led to output side multilayer optical waveguide 21a, and it becomes the lightwave signal I/O device which performs radial transfer of many lightwave signals.

[0029] Moreover, in the above-mentioned explanation, although the case where package structure 10 was mounted in a printed circuit board 20 was explained, it cannot be overemphasized that a ceramic substrate which the substrate which mounts the semiconductor device concerning this invention is not limited to a standard printed circuit board like a glass epoxy resin substrate, but is used for multichip mounting (MCM) is included. In this case, between the semiconductor devices by which the surface mount was carried out on the MCM substrate is connected optically.

[0030] [Gestalt of the 2nd operation] Drawing 2 is drawing showing the structure of the lightwave signal I/O device in the gestalt of operation of the 1st of this invention.

[0031] The semiconductor device currently used in the gestalt of this operation packs LSI chip 11 by which the semiconductor integrated circuit was produced, field light emitting device array 12a which was made to carry out the two-dimensional array of the field light emitting device, and constituted it, and field photo detector array 12b which was made to carry out the two-dimensional array of the field photo detector, and constituted it by resin mold, and has the QFP (Quad Flat Package) structure 40 which took out the electric lead 42 from the four directions of the package side face.

[0032] the connection whose solder bump 13 the optical I/O direction is connected to LSI chip 11 by the electrical connecting means of solder bump 13 grade so that a printed circuit board 20 may be turned to, and, as for field light emitting device array 12a and field photo detector array 12b, connects electrically the field light emitting device of field light emitting device array 12a, and the field photo detector of field photo detector array 12b to this semiconductor integrated circuit -- it is a conductor. The electrode of LSI chip 11 is connected with the electrode on INTAPOZA 14b by the electrical installation technique of bonding wire 41 grade. Furthermore, the electric wiring in which pitch conversion was carried out by INTAPOZA 14b is connected with the lead terminal 42 electrically within the QFP structure 40. Furthermore, since the lead terminal 42 is electrically connected with the electric wiring on

a printed circuit board, by these, the semiconductor integrated circuit in LSI chip 11 connects with the electric wiring on a substrate electrically, actuation becomes possible, and the function also of the field light emitting device and field photo detector which have connected with the semiconductor integrated circuit electrically is attained. Moreover, micro-lens 18a arranged in the shape of an array into the optical I/O part of field light emitting device array 12a and field photo detector array 12b is formed in QFP structure 40 inferior surface of tongue. The approach mentioned in the 1st above-mentioned example as the production approach of this micro-lens 18a is applicable.

[0033] The QFP structure 40 cannot miniaturize BGA package structure, when there are many electric terminals, but when there are few electric terminals, the miniaturization which is not mostly different from BGA package structure is possible for it. Above all, since QFP structure is put in block with mold shaping of resin and can be produced, it is the greatest merit that packaging cost is very cheap, and it can realize small, high density, and a low price with the TBGA package structure 10 in the gestalt of the 1st operation, and is the high package structure of need.

[0034] Drawing 3 is drawing having shown as an example what expanded the left half (output side multilayer optical waveguide 21a side) of drawing 2 for the gestalt of another operation of the above-mentioned multilayer optical waveguide (output side multilayer optical waveguide 21a and input-side multilayer optical waveguide 21b). He is trying for the focal distance and diameter of each micro lenses 18c, 18d, and 18e to become suitable from each micro lens according to the optical path length who results in the cores 23c, 23d, and 23e which should carry out optical coupling to each in the micro-lens array formed on multilayer optical waveguide 21a. In this case, as for the focal distance of a lens, it is desirable to take almost equally to the above-mentioned optical path length. Therefore, in drawing 3, considering as merit is desirable [the focal distance of micro lenses 18c, 18d, and 18e] into ** so that it may become almost respectively equal to the above-mentioned optical path length. It becomes possible to raise the joint effectiveness to the optical waveguide of all channels (path of a signal), and to reduce dispersion between channels by this.

[0035] In the gestalt of this operation, although the example of QFP structure was indicated, it cannot be overemphasized that other semiconductor packages, such as a dual inline package (DIP), can be carried out.

[0036] In addition, the package (the TBGA package structure 10 in drawing 1 and QFP structure 40 in drawing 2) in the gestalt of above-mentioned operation is a thing applicable to a semiconductor device according to claim 1. Electric wiring for operating the semiconductor integrated circuit in a package is given to this. With an optical fiber etc. If the means which takes out a lightwave signal from the light emitting device in a package, and a means to input a lightwave signal into the photo detector in a package are provided, this package will function as a lightwave signal I/O device in which the radial transfer of many lightwave signals is possible.

[0037]

[Effect of the Invention] The high performance lightwave signal I/O device using the semiconductor device of the chip-size package which also has the I / O unit of the lightwave signal which enables I/O of many lightwave signals by operation of this invention in addition to the electric terminal which makes it possible to connect the electric signal to a printed circuit board can be offered.

[0038] Moreover, in the semiconductor device concerning this invention, since the lightwave signal is outputted and inputted using a light corpuscle child's 2-dimensional array, the miniaturization of a package can be attained compared with the conventional technique.

[0039] Furthermore, in the lightwave signal I/O device concerning this invention, since the micro lens which was suitable for every lightwave signal channel on the optical I/O side of the multilayering optical waveguide on a printed circuit board can be formed, it is effective in the ability to raise the joint effectiveness to the optical waveguide of all lightwave signal channels, and reduce dispersion between channels.

[Translation done.]

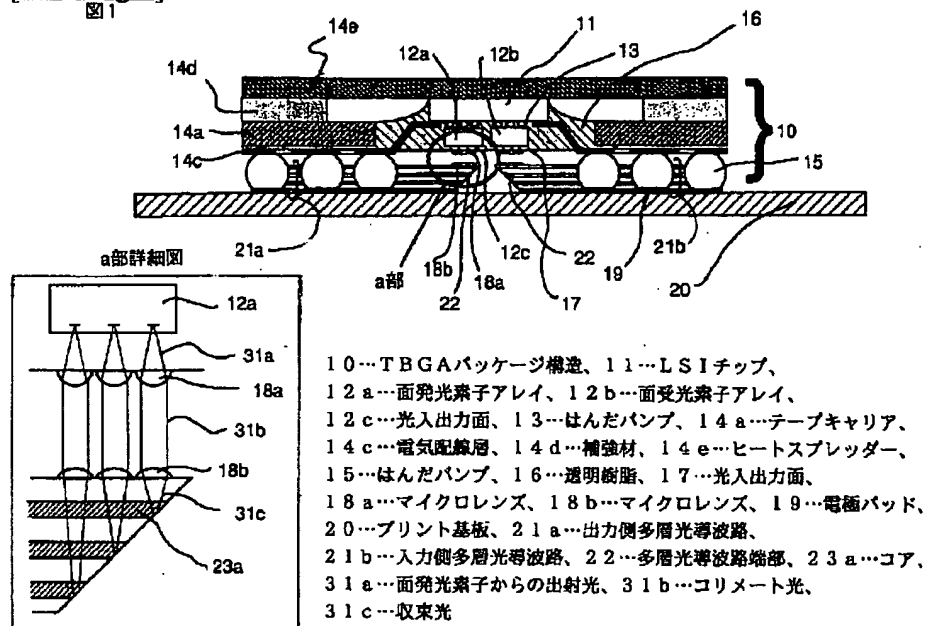
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

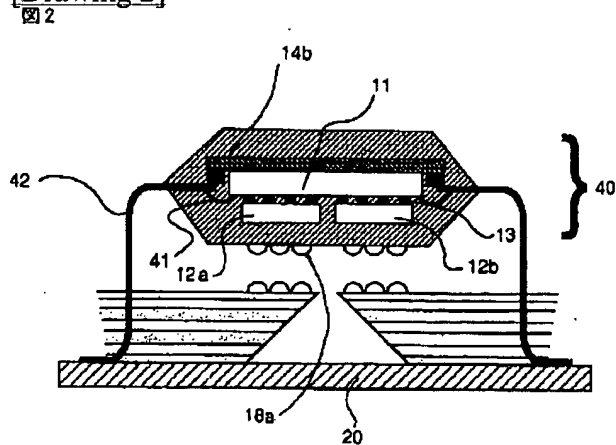
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



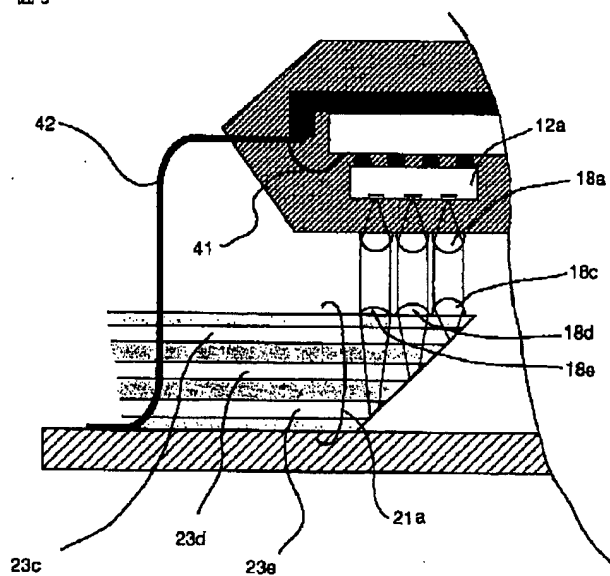
[Drawing 2]



- 14b...インターポザ、40...QFP構造、
 41...ボンディングワイヤ、42...電気リード

[Drawing 3]

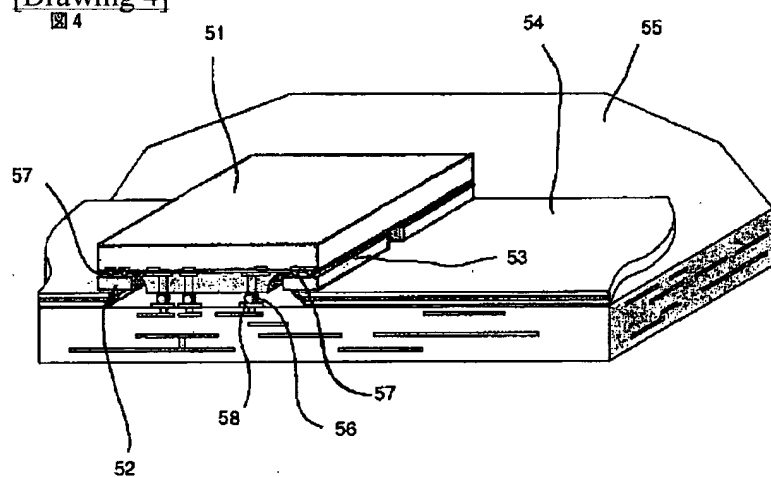
図 3



18c…マイクロレンズ（短焦点）、
 18d…マイクロレンズ（中焦点）、
 18e…マイクロレンズ（長焦点）、
 23c…コア、23d…コア、23e…コア

[Drawing 4]

図 4



51…LSIチップ、52…面発光素子アレイ、53…面受光素子アレイ、
 54…光導波路、55…プリント基板、56…はんだパンプ、
 57…はんだパンプ、58…電気配線

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-185752

(P2001-185752A)

(43) 公開日 平成13年7月6日 (2001.7.6)

(51) Int.Cl.⁷

識別記号

F I

テマコード^{*} (参考)

H 0 1 L 31/12
25/16
31/0232
33/00
H 0 4 B 10/28

H 0 1 L 31/12
25/16
33/00
31/02
H 0 4 B 9/00

G 5 F 0 4 1
A 5 F 0 8 8
M 5 F 0 8 9
D 5 K 0 0 2
W

審査請求 未請求 請求項の数 6 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平11-366512

(22) 出願日 平成11年12月24日 (1999. 12. 24)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 石井 雄三

東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(72) 発明者 安東 泰博

東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(74) 代理人 100075753

弁理士 和泉 良彦 (外2名)

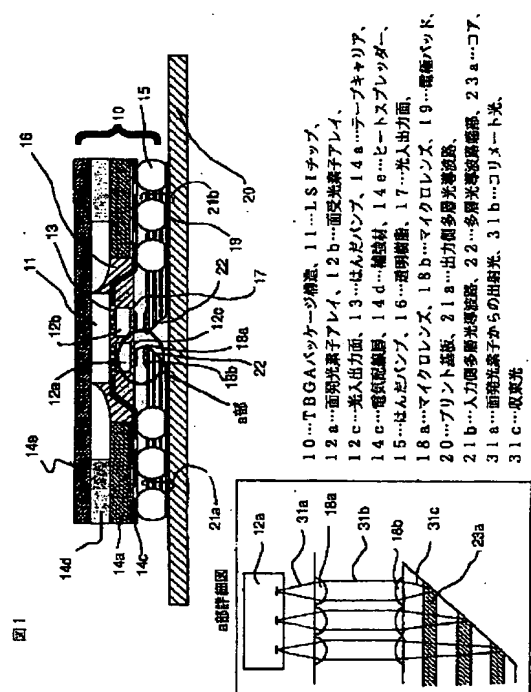
最終頁に続く

(54) 【発明の名称】 半導体装置とそれを用いた光信号入出力装置

(57) 【要約】

【課題】 チップサイズパッケージの形態を維持し、多数の光信号の入出力を可能とする高性能の光信号入出力装置を提供すること。

【解決手段】 半導体集積回路を有する L S I チップ 1 1 と、面発光素子を二次元配列させて構成した面発光素子アレイ 1 2 a と、面受光素子を二次元配列させて構成した面受光素子アレイ 1 2 b とを内蔵するパッケージ構造 1 0 をプリント基板 2 0 に実装し、出力側多層光導波路 2 1 a を面発光素子アレイ 1 2 a に、入力側多層光導波路 2 1 b を面受光素子アレイ 1 2 b に、それぞれ、光学的に結合し、入力側多層光導波路 2 1 b からの入力光信号を面受光素子アレイ 1 2 b によって電気信号に変換して前記半導体集積回路に入力し、前記半導体集積回路が出力する出力電気信号を面発光素子アレイ 1 2 a によって出力光信号に変換して出力側多層光導波路 2 1 a に導く構成の光信号入出力装置を構成する。



(2)

1

【特許請求の範囲】

【請求項 1】 1つのパッケージ内に、半導体集積回路と、面発光素子を二次元配列させて構成した面発光素子アレイと、面受光素子を二次元配列させて構成した面受光素子アレイと、該面発光素子と該面受光素子とを該半導体集積回路に電気的に接続する接続導体とを有することを特徴とする半導体装置。

【請求項 2】 電気配線と、入力光信号を導く入力側多層光導波路と、出力光信号を導く出力側多層光導波路とを設けた基板と、該電気配線と電気的に接続する請求項 1 に記載の半導体装置とを少なくとも備えた光信号入出力装置であって、該入力側多層光導波路が前記面受光素子アレイと光学的に結合し、該出力側多層光導波路が前記面発光素子アレイと光学的に結合している構成を有することを特徴とする光信号入出力装置。

【請求項 3】 前記入力側多層光導波路の端部が入力信号光を前記面受光素子の方向に向けて方向変換する反射面を有し、前記出力側多層光導波路の端部が前記面発光素子が発する出力信号光を該出力側多層光導波路の導波方向に向けて方向変換する反射面を有することを特徴とする請求項 2 に記載の光信号入出力装置。

【請求項 4】 前記入力側多層光導波路又は前記出力側多層光導波路が、複数の光導波路を有する光導波路シートを積層してなるか、又は複数の光ファイバを有する光導波路シートを積層してなることを特徴とする請求項 2 又は 3 に記載の光信号入出力装置。

【請求項 5】 前記面発光素子から前記出力側多層光導波路に至る前記出力信号光の光路中又は前記入力側多層光導波路から前記面受光素子に至る前記入力信号光の光路中にマイクロレンズを有することを特徴とする請求項 2、3 又は 4 に記載の光信号入出力装置。

【請求項 6】 前記マイクロレンズの焦点距離及び直径が、該マイクロレンズから該マイクロレンズに対応する前記出力側多層光導波路又は前記入力側多層光導波路のコアに至る光路長に応じて定められていることを特徴とする請求項 5 に記載の光信号入出力装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光通信技術において使用される、半導体装置とそれを用いた光信号入出力装置に関し、特に、多数の光信号の処理を可能とする半導体装置とそれを用いた光信号入出力装置に関する。

【0002】

【従来の技術】 光通信技術においては、光信号を受信し、波形整形、増幅等の処理を施した後、光信号として再送する機能を有する中継器が使用されている。このような例を含めて、光通信技術においては、光信号を受信し発信する光信号入出力装置が必要不可欠となっている。

【0003】 図 4 は、そのような光信号入出力装置の従

2

来の発明例（特願平 11-138605 号にて開示）を示すものである。図中、光信号入出力装置を斜視図によって模式的に示す。

【0004】 この従来の技術は、図 4 に示したように、半導体集積回路を内蔵する LSI チップ 51 と、プリント基板 55 上の電気配線 58 との電気的接続を可能にするはんだバンプ 56 を形成している。また、LSI チップ 51 に、面発光素子を二次元配列させて（すなわち一列に並べて）構成した面発光素子アレイ 52 と、面受光素子を同じように配列させて構成した面受光素子アレイ 53 とをはんだバンプ 57 等の電気的接続手段により接続し、光信号の入出力機能を有する半導体装置を構成する。このような光信号入出力装置において、面発光素子アレイ 52 及び面受光素子アレイ 53 と、プリント基板 55 上に設けた光導波路 54 との間を、光信号のやりとりが可能となるように、光学的に結合している。このようにして、電気的信号の入出力機構のみならず、光信号の入出力機構をも有する光信号入出力装置が構成される。

【0005】 LSI チップ 51 と面発光素子アレイ 52 と面受光素子アレイ 53 とは、LSI チップ 51 とほぼ同じ大きさのパッケージに収めることができるチップサイズパッケージ（CSP：Chip Size Package）と呼ばれる手法によってパッケージされ、光信号の入出力機能を有する半導体装置を構成する。CSP 構造は、特に小型高密度実装が要求されるハイエンド機器や通信装置等において需要の高いパッケージ構造である。

【0006】 LSI チップ 51 とプリント基板 55 上の電気配線 58 との電気的接続ははんだバンプ 56 でなされるが、はんだバンプ 56 をパッケージ下面において二次元アレイ状に面的に配置することによって、多数の電気的信号の入出力を小型のパッケージ形状を保ったままで可能にすることができる。このようなパッケージはボールグリッドアレイ（BGA：Ball Grid Array）パッケージと呼ばれる。また、電気信号の入出力数が少ない場合には、パッケージ周辺にリード状の電気端子を有するクアドフラットパッケージ（QFP：Quad Flat Package）構造が低コストで作製でき、便利である。BGA パッケージ構造も QFP 構造も、ともに、プリント基板上に、表面実装技術によって搭載され、低コストにアセンブリすることが可能である点が共通の特徴である。特に、BGA パッケージ構造の場合には、はんだバンプによる接続であるため、溶融したはんだのセルフアライン効果により高精度に位置決めすることができ、このことが、この表面実装技術がもつユニークな特徴となっている。

【0007】

【発明が解決しようとする課題】 上記の従来の技術では、光信号の入出力を行う光素子（面発光素子アレイ 52 内の面発光素子と面受光素子アレイ 53 内の面受光素

50

(3)

3

子)は、半導体集積回路の周辺部に一次元アレイ状(すなわち一列)に配備されており、この半導体装置の光入出力は、発光側、受光側で各々一次元アレイであった。したがって、光信号数を増やすためには、各々のアレイを長手方向に伸ばすしかなく、ひいてはパッケージサイズが大きくなってしまう。これは、プリント基板55へ面的に信号の入出力が行えるがために小型化を容易に実現できるBGAパッケージ構造(ないしはCSP構造)のメリットを活かしていないことを意味している。

【0008】このように、上述の従来の技術例においては、光信号の入出力機構を有する半導体装置は、一次元アレイ状の信号入出力のみを行うことができ、光信号数の増加のためには、パッケージの一辺の長さを大きくせざるを得ず、小型パッケージの形状を保てないという問題を抱えていた。

【0009】本発明は、上述のような事情に鑑みてなされたものであって、その目的とするところは、光信号数が増加しても、チップサイズパッケージの形態を維持したまま、電気信号入出力に加えて、多数の光信号の入出力も行うことのできる高性能の半導体装置を構成し、その半導体装置を用いた高性能の光信号入出力装置を提供することにある。

【0010】

【課題を解決するための手段】上記本発明の目的を達成するために、本発明は、請求項1に記載したように、1つのパッケージ内に、半導体集積回路と、面発光素子を二次元配列させて構成した面発光素子アレイと、面受光素子を二次元配列させて構成した面受光素子アレイと、該面発光素子と該面受光素子とを該半導体集積回路に電気的に接続する接続導体とを有することを特徴とする半導体装置を構成する。

【0011】また、本発明は、請求項2に記載したように、電気配線と、入力光信号を導く入力側多層光導波路と、出力光信号を導く出力側多層光導波路とを設けた基板と、該電気配線と電気的に接続する請求項1に記載の半導体装置とを少なくとも備えた光信号入出力装置であって、該入力側多層光導波路が前記面受光素子アレイと光学的に結合し、該出力側多層光導波路が前記面発光素子アレイと光学的に結合している構成を有することを特徴とする光信号入出力装置を構成する。

【0012】また、本発明は、請求項3に記載したように、前記入力側多層光導波路の端部が入力信号光を前記面受光素子の方向に向けて方向変換する反射面を有し、前記出力側多層光導波路の端部が前記面発光素子が発する出力信号光を該出力側多層光導波路の導波方向に向けて方向変換する反射面を有することを特徴とする請求項2に記載の光信号入出力装置を構成する。

【0013】また、本発明は、請求項4に記載したように、前記入力側多層光導波路又は前記出力側多層光導波路が、複数の光導波路を有する光導波路シートを積層し

4

てなるか、又は複数の光ファイバを有する光導波路シートを積層してなることを特徴とする請求項2又は3に記載の光信号入出力装置を構成する。

【0014】また、本発明は、請求項5に記載したように、前記面発光素子から前記出力側多層光導波路に至る前記出力信号光の光路中又は前記入力側多層光導波路から前記面受光素子に至る前記入力信号光の光路中にマイクロレンズを有することを特徴とする請求項2、3又は4に記載の光信号入出力装置を構成する。

10 【0015】また、本発明は、請求項6に記載したように、前記マイクロレンズの焦点距離及び直径が、該マイクロレンズから該マイクロレンズに対応する前記出力側多層光導波路又は前記入力側光導波路のコアに至る光路長に応じて定められていることを特徴とする請求項5に記載の光信号入出力装置を構成する。

20 【0016】本発明に係る半導体装置とそれを用いた光信号入出力装置においては、電気信号の入出力に加えて、二次元アレイ(配列)状に配列した面発光素子と面受光素子とによる多数の光信号の入出力も可能となるので、本発明の実施によって、チップサイズパッケージ構造を維持したまま、多数の光信号の入出力機構を有する性能に優れた光信号入出力装置を提供することができる。

【0017】

【発明の実施の形態】以下に、図1～図3を用いて、本発明の実施の形態を例示し、さらに詳細に説明する。

【0018】〔第1の実施の形態〕図1は、本発明の第1の実施の形態における光信号入出力装置の構造を示す図である。

30 【0019】本実施の形態において、半導体集積回路を有するLSIチップ11と、面発光素子を二次元配列させて構成した面発光素子アレイ12aと、面受光素子を二次元配列させて構成した面受光素子アレイ12bとを、LSIチップ11より若干大きい程度の外形サイズのパッケージ内に収納して、光信号の入出力機能を有する半導体装置を構成している。そのパッケージは、はんだ bumps 15を介してプリント基板20(MCM基板を含む)に実装されて、TBGA(Tape Ball Grid Array)パッケージ構造10を形成している。

40 【0020】面発光素子アレイ12aと面受光素子アレイ12bとにおいては、面発光素子あるいは面受光素子が、それぞれ、二次元配列(図1において、左右方向に複数個、奥行き方向に複数個が配列)している。このように、本発明においては、二次元配列した光素子を用いているので、一次元配列した光素子を用いる従来技術に比べて、入出力処理可能な光信号数を飛躍的に大きくすることができる。面発光素子アレイ12aと面受光素子アレイ12bとは、それぞれの光入出力面12c(符号「12c」によって面発光素子アレイ12aの光出力面のみを示す)がプリント基板20側を向くように、LS

50

(4)

5

Iチップ11上に、はんだバンプ13によって固定されている。また、それによって、面発光素子アレイ12aの面発光素子と面受光素子アレイ12bの面受光素子とは、はんだバンプ13を介して、LSIチップ11の半導体集積回路と電気的に接続される。すなわち、はんだバンプ13は、面発光素子アレイ12aの面発光素子と面受光素子アレイ12bの面受光素子とを該半導体集積回路に電気的に接続する接続導体となっている。

【0021】さらにLSIチップ11は、テープ状のキャリア14aに電気的及び構造的に接続されている。テープキャリア14aには電気配線層14cが形成されており、プリント基板20との電気接続に適した端子ピッチになるよう展開されている。LSIチップ11とプリント基板20との接続の間に介在する部材（本実施の形態においては、テープキャリア14aと電気配線層14cと補強材14dとヒートスプレッダー14e）は全体としてインターポーザと呼ばれ、このインターポーザはピッチ展開のほかに、部材間の熱膨張率の違いを吸収したり、チップを保護する等の役割りを果たす。ピッチ展開されたテープキャリア14a上の電気配線端部には、はんだバンプ15が形成されており、プリント基板20上の電極パッド19と表面実装技術によって接続される。電極パッド19はプリント基板20上の電気配線（図示せず）と電気的に接続しているから、これによって、LSIチップ11中の半導体集積回路がこの電気配線と電気的に接続して動作可能となり、その半導体集積回路と電気的に接続している面発光素子及び面受光素子も機能可能となる。また、テープキャリア14aは、補強材14dを介してヒートスプレッダー14eに固定されており、放熱性と取扱性を向上させている。

【0022】一方、LSIチップ11と面発光素子アレイ12aと面受光素子アレイ12bとは、それぞれの表面保護のために、使用光に対して透明な透明樹脂16にて封止されており、光入出力面17（透明樹脂16の表面）は、LSIチップ11に対して平行となっている。そして、この透明樹脂16の表面上における、面発光素子アレイ12aと面受光素子アレイ12bとの入出力光路との交点には、各素子位置に対応して、パッケージ側のマイクロレンズ18aが二次元アレイ状に形成されている。このマイクロレンズ18aは、例えば、透明樹脂16による樹脂封止がなされた後に、紫外線硬化型樹脂液を透明樹脂16の表面に滴下し、その液の表面張力によって出現する球面を保持させたまま樹脂を硬化してレンズとするなどの方法によって容易に形成される。また、透明樹脂16による樹脂封止をモールドによって行う場合には、その型にあらかじめマイクロレンズ形状の凹みを形成しておいても容易に形成される。さらには、平板マイクロレンズアレイのような、ガラス基板上に形成されたマイクロレンズアレイを、テープキャリア14a中央の開口部に固定して実現することも可能である。

6

【0023】また、面発光素子アレイ12aからの二次元アレイ状の出力信号光は、それぞれ、パッケージ側のマイクロレンズ18aによってコリメート（平行光化）され、細いビーム（コリメート光31b）となってプリント基板20側へ向かう。

【0024】プリント基板20上には、二次元アレイ状の出力信号光及び入力信号光に1対1に対応可能な光導波路を有する多層光導波路（出力側多層光導波路21a及び入力側多層光導波路21b）が設けられている。これらの多層光導波路は、複数の光導波路を有する単層を積層して構成されている。多層光導波路端部22は導波方向に対して45度の角度をもつ平面状に加工され、全反射ミラー：TIR（Total Internal Reflection）ミラー又は端面に金属膜等を付着させた反射ミラーとしてビームをおおよそ90度方向変換し、発光素子が発した出力信号光を光導波路に導入する役割り、及び、光導波路を伝搬してきた入力信号光を受光素子方向に向ける役割りを果たす。すなわち、この場合に、入力側多層光導波路21bの端部が入力信号光を面受光素子アレイ12bの方向に向けて方向変換する反射面を有し、出力側多層光導波路21aの端部が面発光素子アレイ12aが発する出力信号光を出力側多層光導波路21aの導波方向に向けて方向変換する反射面を有する。このようにして、入力側多層光導波路21bが面受光素子アレイ12bと光学的に結合し、出力側多層光導波路21aが面発光素子アレイ12aと光学的に結合している。

【0025】なお、この多層光導波路（21a又は21b）は、プリント基板20上に直接形成されたものでなくとも構わない。例えば、複数の光導波路を有する光導波路シート（例えばフィルム状のポリマー光導波路）や、複数の光ファイバを有する光導波路シートを積層してなる多層光導波路をプリント基板20に接着あるいは固定して、多層光導波路（21a又は21b）としてもよい。複数の光ファイバを有する光導波路シートを積層してなる多層光導波路を作製するには、例えば、配布線した光ファイバを二枚のシート間に挟んで光導波路シートとし、それをさらに積層し、接着剤等で一体化し、その端部を上記の光導波路と同じように45度ミラー加工することにより容易に作製できる。基板上における光配線長が長い場合や、光導波路の減衰が問題となる場合においては、光ファイバを用いた接続方法が優位になる。

【0026】また、図1中のa部詳細図に示すように、出力側多層光導波路21aの光入射部分には、各光信号チャネル（信号の通路）に対応してマイクロレンズ18bが二次元アレイ状に形成されている。これにより、例えばパッケージ構造10内の面発光素子アレイ12aから出射したビーム31aは、マイクロレンズ18aによってコリメート光31bとなり、続いてマイクロレンズ18bによって収束光31cとなってコア23aに入射する。マイクロレンズ18aとマイクロレンズ18b

(5)

7

との間のビーム（コリメート光 31b）の直径を大きくすることができ、パッケージ構造 10 をプリント基板 20 に実装する際の位置ずれに対して大きなトレランス（許容誤差範囲）を得ることが可能となる。

【0027】上記の説明においては、おもに、出力信号光について述べたが、入力信号光に対しても同様の構成を用いる。すなわち、入力側多層光導波路 21b を伝搬してきた入力信号光は、多層光導波路端部 22 において、おおよそ 90 度方向変換され、上記の出力信号光とは逆の光路をたどり、面受光素子アレイ 12b の面受光素子に入射し、電気信号に変換される。

【0028】以上説明したように、本実施の形態における光信号入出力装置は、入力側多層光導波路 21b が導く入力光信号を面受光素子アレイ 12b の面受光素子によって入力電気信号に変換し、それを、LSI チップ 11 中の半導体集積回路に入力し、該半導体集積回路が出力する出力電気信号を面発光素子アレイ 12a の面発光素子によって出力光信号に変換し、それを、出力側多層光導波路 21a に導き、多数の光信号の入出力処理を行う光信号入出力装置となる。

【0029】また、上記の説明においては、パッケージ構造 10 をプリント基板 20 に実装する場合を説明したが、本発明に係る半導体装置を実装する基板は、ガラスエポキシ樹脂基板のような標準的なプリント基板に限定されるのではなく、マルチチップ実装（MCM）に用いられるようなセラミックス基板等も包含していることは言うまでもない。この場合には、MCM 基板上に表面実装された半導体装置間が光学的に接続される。

【0030】〔第 2 の実施の形態〕図 2 は、本発明の第 1 の実施の形態における光信号入出力装置の構造を示す図である。

【0031】本実施の形態において使用されている半導体装置は、半導体集積回路が作製された LSI チップ 11 と、面発光素子を二次元配列させて構成した面発光素子アレイ 12a と、面受光素子を二次元配列させて構成した面受光素子アレイ 12b とを樹脂モールドによりパッケージし、そのパッケージ側面の四方向から電気リード 42 を取り出した QFP（Quad Flat Package）構造 40 を有している。

【0032】面発光素子アレイ 12a と面受光素子アレイ 12b とは、光入出力方向がプリント基板 20 へ向くように、LSI チップ 11 にはんだバンプ 13 等の電氣的接続手段によって接続されており、はんだバンプ 13 は、面発光素子アレイ 12a の面発光素子と面受光素子アレイ 12b の面受光素子とを該半導体集積回路に電氣的に接続する接続導体となっている。LSI チップ 11 の電極は、インターポーザ 14b 上の電極とボンディングワイヤ 41 等の電氣的接続手法によって接続されている。さらに、インターポーザ 14b によってピッチ変換された電気配線は、リード端子 42 と QFP 構造 40 内

8

にて電氣的に接続されている。さらに、リード端子 42 がプリント基板 20 上の電気配線と電氣的に接続されているから、これらによって、LSI チップ 11 中の半導体集積回路が基板 20 上の電気配線と電氣的に接続して動作可能となり、その半導体集積回路と電氣的に接続している面発光素子及び面受光素子も機能可能となる。また、QFP 構造 40 下面には、面発光素子アレイ 12a と面受光素子アレイ 12b との光入出力部分に、アレイ状に配列したマイクロレンズ 18a が形成されている。このマイクロレンズ 18a の作製方法としては、前述の第 1 の実施例において挙げた方法が適用できる。

【0033】QFP 構造 40 は、電気端子数が多い場合には、BGA パッケージ構造ほど小型化することはできないが、電気端子数が少ない場合には、BGA パッケージ構造とほぼ変わらぬ小型化が可能である。なにより、QFP 構造は、樹脂のモールド成形により一括して作製できるため、非常にパッケージングコストが安いことが最大のメリットであり、第 1 の実施の形態における TBGA パッケージ構造 10 とともに、小型、高密度、低価格を実現でき、需要の高いパッケージ構造である。

【0034】図 3 は、前述の多層光導波路（出力側多層光導波路 21a と入力側多層光導波路 21b）の別の実施の形態を、図 2 の左半分（出力側多層光導波路 21a 側）を拡大したものを例として示した図である。多層光導波路 21a 上に形成されるマイクロレンズアレイにおいて、各々のマイクロレンズ 18c、18d、18e の焦点距離や直径が、各々のマイクロレンズからそれぞれに光結合させるべきコア 23c、23d、23e に至る光路長に応じて、適当なものとなるようにしている。この場合に、レンズの焦点距離は上記の光路長にほぼ等しくとることが好ましい。したがって、図 3 においては、マイクロレンズ 18c、18d、18e の焦点距離は、それぞれ上記の光路長にほぼ等しくなるように、短、中、長とすることが好ましい。これにより、すべてのチャネル（信号の通路）の光導波路への結合効率を高め、かつチャネル間のばらつきを低減させることが可能となる。

【0035】本実施の形態においては、QFP 構造の例を開示したが、デュアルインラインパッケージ（DIP）など、他の半導体パッケージでも実施可能であることは言うまでもない。

【0036】なお、上述の実施の形態におけるパッケージ（図 1 における TBGA パッケージ構造 10 と図 2 における QFP 構造 40）は請求項 1 に記載の半導体装置に該当するものであり、これに、パッケージ内の半導体集積回路を動作させるための電気配線を施し、光ファイバ等によって、パッケージ内の発光素子から光信号を取り出す手段とパッケージ内の受光素子に光信号を入力する手段とを講じれば、このパッケージは、多数の光信号の入出力処理が可能な光信号入出力装置として機能す

(6)

9

る。

【 0 0 3 7 】

【発明の効果】本発明の実施によって、プリント基板への電気的信号を接続することを可能とする電気端子に加えて、多数の光信号の入出力を可能とする光信号の入出力機構をも有するチップサイズパッケージの半導体装置を用いた高性能光信号入出力装置を提供することができる。

【0038】また、本発明に係る半導体装置においては、光素子の二次元アレイを用いて光信号の入出力を行っているため、従来技術に比べて、パッケージの小型化を図ることができる。

【0039】さらに、本発明に係る光信号入出力装置においては、プリント基板上の多層化光導波路の光入出力面上に、各光信号チャネルごとに適したマイクロレンズを形成することができるため、すべての光信号チャネルの光導波路への結合効率を高め、かつチャネル間のばらつきを低減させることができる効果がある。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態を示す模式図である。

【図 2】本発明の第 2 の実施の形態を示す模式図である。

【図 3】本発明の第 2 の実施の形態で例示した多層光導

10

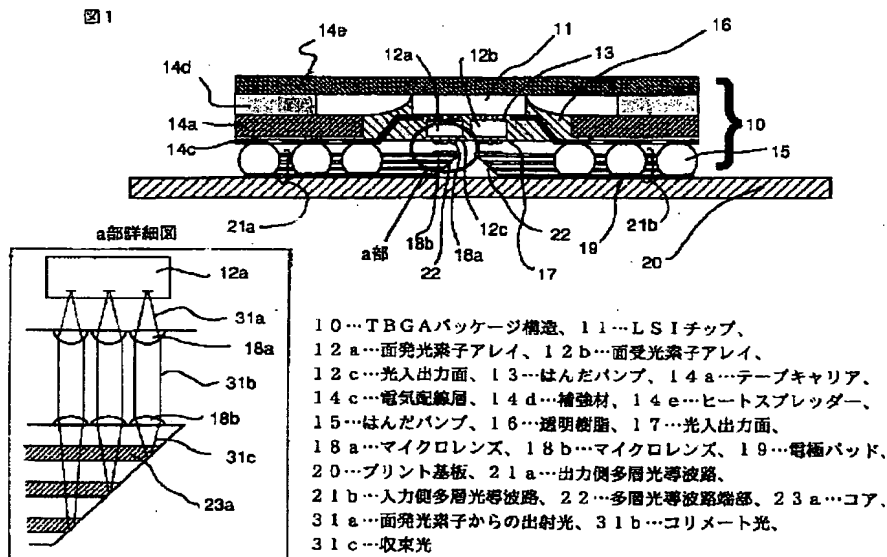
波路上に形成されるマイクロレンズを、各チャネルごとに最適化した構造を示す模式図である。

【図４】従来の光信号入出力装置の構造を示す模式図である。

【符号の説明】

1 0…TBGAパッケージ構造、1 1…LSIチップ、
1 2 a…面発光素子アレイ、1 2 b…面受光素子アレイ、1 2 c…光入出力面、1 3…はんだバンプ、1 4 a…テープキャリア、1 4 b…インターポーザ、1 4 c…
10 電気配線層、1 4 d…補強材、1 4 e…ヒートスプレッダー、1 5…はんだバンプ、1 6…透明樹脂、1 7…光入出力面、1 8 a…マイクロレンズ、1 8 b…マイクロレンズ、1 8 c…マイクロレンズ（短焦点）、1 8 d…マイクロレンズ（中焦点）、1 8 e…マイクロレンズ（長焦点）、1 9…電極パッド、2 0…プリント基板、
2 1 a…出力側多層光導波路、2 1 b…入力側多層光導波路、2 2…多層光導波路端部、2 3 a…コア、2 3 c…コア、2 3 d…コア、2 3 e…コア、3 1 a…面発光素子からの出射光、3 1 b…コリメート光、3 1 c…収
20 束光、4 0…QFP構造、4 1…ボンディングワイヤ、4 2…電気リード、5 1…LSIチップ、5 2…面発光素子アレイ、5 3…面受光素子アレイ、5 4…光導波路、5 5…プリント基板、5 6…はんだバンプ、5 7…はんだバンプ、5 8…電気配線。

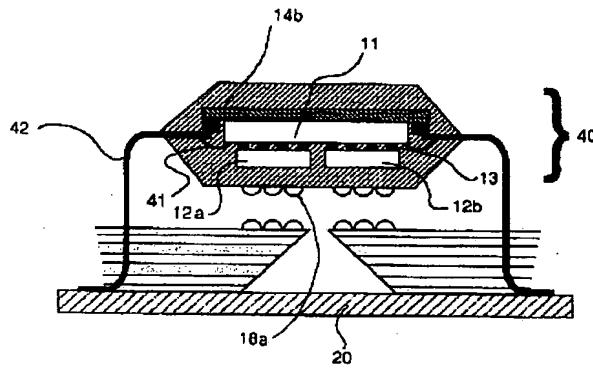
【図 1】



(7)

【図2】

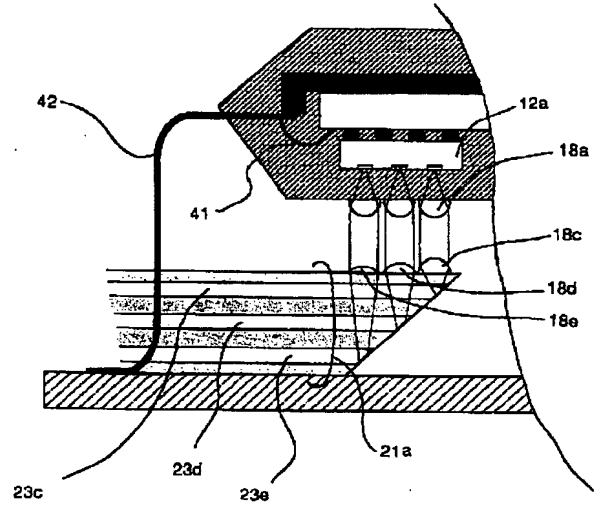
図2



14b…インターポザ、40…QFP構造、
41…ボンディングワイヤ、42…電気リード

【図3】

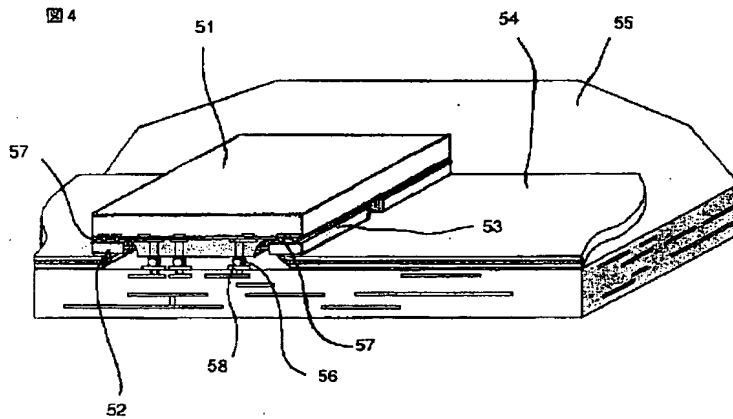
図3



18c…マイクロレンズ（短焦点）、
18d…マイクロレンズ（中焦点）、
18e…マイクロレンズ（長焦点）、
23c…コア、23d…コア、23e…コア

【図4】

図4



51…LSIチップ、52…面発光素子アレイ、53…面受光素子アレイ、
54…光導波路、55…プリント基板、56…はんだパンプ、
57…はんだパンプ、58…電気配線

フロントページの続き

(51) Int. Cl. 7

H04B 10/02

識別記号

F I

テマコード* (参考)

(8)

(72) 発明者	小池 真司	F ターム (参考)	5F041 AA47 CB22 DA13 DA20 DA82
	東京都千代田区大手町二丁目 3 番 1 号 日		DA83 EE11 EE25
	本電信電話株式会社内		5F088 BA15 BA20 EA04 EA06 EA09
(72) 発明者	新井 芳光		EA16 JA12 JA14
	東京都千代田区大手町二丁目 3 番 1 号 日		5F089 AB20 AC07 AC10 AC11 AC16
	本電信電話株式会社内		AC23 AC30 CA20 GA10
			5K002 BA01 BA07 BA21 FA01